

-(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 100262954 B1
(43)Date of publication of application: 09.05.2000

(21)Application number: 1019970045678
(22)Date of filing: 03.09.1997

(71)Applicant: LG.PHILIPS LCD CO., LTD.
(72)Inventor: HUH, JEONG CHEOL
KANG, SEONG GU

(51)Int. Cl G02F 1/1343
G02F 1/136

(54) METHOD OF MANUFACTURING LIQUID CRYSTAL DISPLAY AND STRUCTURE BY THE SAME

(57) Abstract:

PURPOSE: A method of manufacturing a liquid crystal display and a structure obtained by the same are to prevent the picture quality deterioration due to the increase of contact resistance in the source and drain contact portions.

CONSTITUTION: A gate electrode(111) including a gate line(113) and a gate pad(115) is formed on a substrate (101). A gate insulating layer(117) is formed on the resultant structure including the gate electrode. A semiconductor layer is formed on a selected portion of the gate insulating layer including the gate electrode. The semiconductor layer includes an intrinsic semiconductor layer(133) of a lower layer functioning as a channel and an extrinsic semiconductor layer pattern(135) formed on both edges of the intrinsic semiconductor layer. A source and drain electrode(121,131) is formed on the extrinsic semiconductor layer pattern. A passivation layer(137) is formed on the entire surface of the resultant structure. A contact hole exposing an outer sidewall of the drain electrode. A pixel electrode(141) is formed on the resultant structure including the contact hole, so that the pixel electrode is in contact with the exposed outer sidewall of the drain electrode.

COPYRIGHT 2001 KIPO

Legal Status

Date of final disposal of an application (20000217)

Patent registration number (1002629540000)

Date of registration (20000509)

공고특허10-0262954

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)(51) Int. Cl. 6
G02F 1/1343
G02F 1/136(45) 공고일자 2000년08월01일
(11) 공고번호 10-0262954
(24) 등록일자 2000년05월09일

| | | | |
|-----------|---|-----------|---------------|
| (21) 출원번호 | 10-1997-0045678 | (65) 공개번호 | 특1999-0024531 |
| (22) 출원일자 | 1997년09월03일 | (43) 공개일자 | 1999년04월06일 |
| (73) 특허권자 | 엘지.필립스엘시디주식회사 구본준 서울특별시 영등포구 여의도동 20번지 엘지.필립스엘시디주식회사 론 위라하디락사 서울특별시 영등포구 여의도동 20번지 | | |
| (72) 발명자 | 강성구 경상북도 구미시 진평동 787 구미 LG/LCD 사업본부 허정철 경상북도 구미시 진평동 787 구미 LG/LCD 사업본부 | | |
| (74) 대리인 | 김영호 | | |

심사관 : 이금옥

(54) 액정 표시 장치 제조 방법 및 그 제조 방법에 의한 구조

요약

본 발명은 액정 표시 장치를 제조하는데 있어서, 드레인 전극의 식각 측면과 화소 전극이 접촉하도록 형성한다. 드레인 전극의 식각 측면은 식각 과정을 통해 깨끗하게 형성되기 때문에, 종래 기술에서 표면에 남은 잔여 물질을 거의 전혀 갖지 않는다. 따라서, 드레인 전극과 화소 전극의 전기적 접촉 상태는 매우 양호하게 된다. 물론, 소스 패드 역시 식각된 측면이 소스 패드 연결 단자와 접촉을 이루게 되어 소스 패드와 소스 패드 연결 단자도 양호한 전기적 접촉 상태를 갖는다. 즉, 본 발명에서는 오염 물질이 두 전극 사이에 존재하여 발생하는 접촉 저항이 높아지는 문제점이 생기지 않는다. 따라서, 종래 기술에서 접촉 저항이 높아짐에 의해 발생하는 화면에 얼룩무늬가 생기거나, 화질이 나빠지는 문제점을 개선할 수 있었다.

대표도

도1

명세서

도면의 간단한 설명

제1도는 액정 표시 장치의 종래 구조를 나타낸 평면도이다.

제2도는 액정 표시 장치를 종래의 방법에 의하여 제조하는 공정을 나타내는 단면도이다.

제3a도는 종래의 액정 표시 장치 구조에 있어서, 드레인 전극과 화소 전극이 접촉하는 상태를 나타내는 단면도이다.

제3b도는 종래의 액정 표시 장치 구조에 있어서, 소스 패드와 소스 패드 연결 단자가 접촉하는 상태를 나타내는 단면도이다.

제4도는 본 발명에 의한 액정 표시 장치의 구조를 나타내는 평면도이다.

제5도는 본 발명에 의한 액정 표시 장치의 제조 공정을 나타내는 단면도이다.

제6a도는 본 발명에 의한 액정 표시 장치에서 드레인 전극과 화소 전극이 접촉하는 상태를 나타내는 단면도이다.

제6b도는 본 발명에 의한 액정 표시 장치에서 소스 패드와 소스 패드 연결 단자가 접촉하는 상태를 나타내는 단면도이다.

제6c도는 본 발명에 의한 액정 표시 장치에서 게이트 패드와 게이트 패드 연결 단자가 접촉하는 상태를 나타내는 단면도이다.

*** 도면의 주요부분에 대한 부호의 설명**

- 1, 101 : 기판 11, 111 : 게이트 전극
- 13, 113 : 게이트 배선 15, 115 : 게이트 패드
- 17, 117 : 게이트 절연막 21, 121 : 소스 전극
- 23, 123 : 소스 배선 25, 125 : 소스 패드
- 31, 131 : 드레인 전극 33, 133 : 반도체 층
- 35, 135 : 불순물 반도체 층 37, 137 : 보호막
- 41, 141 : 화소 전극 53, 153 : 게이트 콘택 홀
- 57, 157 : 게이트 패드 연결 단자 63, 163 : 소스 콘택 홀
- 67, 167 : 소스 패드 연결 단자 73, 173 : 드레인 콘택 홀
- 81 : 오염 물질

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은 기판 위에 행렬 배열 방식으로 배열된 박막 트랜지스터(혹은 Thin Film Transistor(TFT))와 박막 트랜지스터에 연결된 화소 전극을 갖는 액티브 패널을 포함하는 액티브 매트릭스 액정 표시 장치(또는 Active Matrix Liquid Crystal Display(AMLCD)) 이하, '액정 표시 장치'라 칭함)를 제조하는 방법 및 그 방법에 의한 액정 표시 장치의 구조에 관련된 것이다. 특히, 본 발명은 액정 표시 장치를 제조하는데 있어서 도전 물질 사이에 전기적 접촉을 할 때, 양질의 화면을 얻기 위해 접촉 상태를 개선하는 제조 방법 및 그 방법에 의한 구조에 관련된 것이다.

화상 정보를 화면에 나타내는 화면 표시 장치들 중에서 지금까지 많이 사용되던 브라운관 표시 장치(혹은 Cathode Ray Tube(CRT))는 점차 박막형 평판 표시 장치로 대체되고 있다. 그 이유는 박막형 표시 장치가 얇고 가볍기 때문에 어느 장소에서든지 쉽게 사용할 수 있기 때문이다. 특히, 액정 표시 장치는 표시 해상도가 다른 평판 장치보다 뛰어나고, 동화상을 구현할 때 그 품질이 브라운관의 것에 비할 만큼 반응 속도가 빠르기 때문에 가장 활발한 개발 연구가 이루어지고 있는 제품이다.

액정 표시 장치의 구동 원리는 액정의 광학적 이방성과 분극 성질을 이용한 것이다. 구조가 가늘고 길기 때문에 분자 배열에 방향성과 분극성을 갖고 있는 액정 분자들에 인위적으로 전기장을 인가하여 분자 배열 방향을 조절할 수 있다. 따라서, 배향 방향을 임의로 조절하면 액정의 광학적 이방성에 의하여 액정 분자의 배열 방향에 따라 빛을 투과 혹은 차단시킬 수 있게 되어 화면 표시 장치로 응용하는 것이다. 현재에는 박막 트랜지스터와 그것에 연결된 화소 전극이 행렬 방식으로 배열된 능동 매트릭스 액정 표시 장치가 뛰어나 화질과 자연 색상을 제공하기 때문에 가장 주목받고 있는 제품이다. 일반적인 액정 표시 장치의 구조를 자세히 살펴 보면 다음과 같다.

액정 표시 장치는 여러 가지 소자들이 설치된 두 개의 패널이 대향하고 그 사이에 액정 층이 끼워진 형태를 갖고 있다. 액정 표시 장치의 한쪽 패널에는 색상을 구현하는 소자들이 구성되어 있다. 이를 흔히 "칼라 필터 패널"이라고 부른다. 칼라 필터 패널은 투명 기판 위에 행렬 배열 방식으로 설계된 화소의 위치를 따라 빨강(R), 초록(G), 파랑(B)의 칼라 필터가 순차적으로 배열되어 있다. 이들 칼라 필터 사이에는 아주가는 그물모양의 블랙매트릭스가 형성되어 있다. 이것은 각 색상 사이에서 혼합 색이 나타나는 것을 방지한다. 그리고, 칼라 필터 전면에 공통 전극이 형성되어 있다. 공통 전극은 액정에 인가하는 전기장을 형성하는 한쪽 전극 역할을 한다.

액정 표시 장치의 다른 쪽 패널에는 액정을 구동하기 위한 전기장을 발생시키는 스위치 소자 및 배선들이 형성되어 있다. 이를 흔히 "액티브 패널"이라고 부른다. 액티브 패널은 투명 기판 위에 행렬 방식으로 설계된 화소의 위치를 따라 화소 전극이 형성되어 있다. 화소 전극은 칼라 필터 패널에 형성된 공통전극과 마주보며 액정에 인가되는 전기장을 형성하는 다른 쪽 전극 역할을 한다. 화소 전극들의 수평 배열 방향을 따라 신호 배선이 형성되어 있고, 수직 배열 방향을 따라서는 데이터 배선이 형성되어 있다. 그리고, 화소 전극의 한쪽 구석에는 화소 전극에 전기장 신호를 인가하는 박막 트랜지스터가 형성되어 있다. 박막 트랜지스터의 게이트 전극은 신호 배선에 연결되어 있고(따라서, 신호 배선을 "게이트 배선"이라 부르기도 한다), 소스 전극은 데이터 배선에 연결되어 있다(따라서 데이터 배선을 "소스 배선"이라 부르기도 한다). 그리고, 박막 트랜지스터의 드레인 전극은 화소 전극에 연결되어 있다. 그리고, 게이트 배선과 소스 배선의 끝단에는 외부에서 인가되는 신호를 받아들이는 종단 단자(혹은 Terminal)인 패드(게이트 패드와 소스 패드)가 형성되어 있다.

게이트 패드에 인가되는 외부의 전기적 신호가 게이트 배선을 따라 게이트 전극에 인가되면 소스 패드에 인가되는 화상 정보가 소스 배선을 따라 소스 전극에 인가되어 드레인 전극에 도통되거나 단절되기도 한다. 그러므로, 게이트 전극의 신호를 조절함에 따라 드레인 전극에 데이터 신호의 인가 여부를 결정할 수 있다. 따라서, 드레인 전극에 연결된 화소 전극에 데이터 신호를 인위적으로 전달할 수 있게 된다. 즉, 박막 트랜지스터는 화소 전극을 구동하는 스위치 역할을 한다.

이렇게 만들어진 두 개의 패널이 일정 간격(이 간격을 "셀 갭(Cell Gap)"이라 부른다)을 두고 대향하여 부착되고, 그 사이에 액정 물질이 채워진다. 그리고, 합착된 패널의 양쪽 면에 편광 판을 부착하여 액정 표시 장치의 한 부분인 액정 패널이 완성된다.

액정 표시 장치를 구성하는 액정 패널을 제조하는 공정은 매우 복잡한 여러 가지 공정 단계들이 복합적으로 이루어져 있다. 특히, 박막 트랜지스터가 형성되는 액티브 패널을 제조하는데는 여러 가지 공정들을 거쳐야 한다. 우선 액티브 패널의 평면도를 나타내는 제1도와 제1도의 절단선 II-II로 자른 단면으로 제조 공정을 나타내는 제2도를 이용하여 종래의 액티브 패널을 제조하는 방법에 대하여 설명한다.

투명 유리 기판(1)에 알루미늄 혹은 알루미늄 합금을 증착하고, 포토 리소그래피(Photo-Lithography : 사진 식각) 법으로 소정의 형상을 갖는 게이트 전극(11), 게이트 배선(13) 그리고 게이트 패드(15)를 형성한다. 상기 게이트 전극(11)은 행렬 배열 방식으로 설계된 화소의 한쪽 구석에 설치된다. 상기 게이트 배선(13)은 상기 행 방향으로 배열된 게이트 전극(11)들을 연결하고 있다. 상기 게이트 패드(15)는 상기 게이트 배선(13)의 끝단에 형성된다(제2a도).

상기 게이트 소자들이(게이트 전극(11), 게이트 배선(13) 그리고 게이트 패드(15)) 형성된 기판 전면에 산화 실리콘이나 질화 실리콘을 증착하여 게이트 절연막(17)을 형성한다. 그리고, 그 위에 순수 아몰퍼스 실리콘과 같은 진성 반도체 물질과 불순물이 첨가된 아몰퍼스 실리콘과 같은 불순물 반도체 물질을 차례로 증착하고, 포토 리소그래피 법으로 패터닝하여 상기 게이트 전극(11) 부분에 반도체 층(33)과 불순물 반도체 층(35)을 형성한다(제2b도).

크롬(Cr)이나 크롬 합금과 같은 금속을 증착하고 패터닝하여, 상기 불순물 반도체 층(35)을 사이에 두고 상기 반도체 층(33)의 한쪽 부분에 접촉하는 소스 전극(21)을 형성한다. 그리고, 상기 게이트 전극(11)을 기준으로 소스 전극(21)과 대향하며 상기 불순물 반도체 층(35)을 사이에 두고 상기 반도체 층(33)의 다른쪽 부분에 접촉하는 드레인 전극(31)을 형성한다. 여기서, 불순물 반도체 층(35)과 소스 전극(21)과 드레인 전극(31) 사이에 불순물 반도체 층(35)이 연속되어 있다면, 소스 전극(21)과 드레인 전극(31)은 항상 도통된 상태로 되어 스위치 구실을 할 수 없게된다. 그러므로, 소스 전극(21)과 드레인 전극(31) 사이에 있는 불순물 반도체 층(35)은 식각 법으로 제거한다. 또한, 상기 열 배열 방향으로 나열한 소스 전극(21)들을 연결하는 소스 배선(23)을 형성한다. 상기 소스 배선(23)들을 상기 게이트 배선(13)과 거의 직교하고 있다. 그리고, 소스 배선(23)의 끝 부분에는 소스 패드(25)를 형성한다(제2c도).

산화 실리콘(SiO_x) 이나 질화 실리콘(Si_xO_y) 등과 같은 절연 물질을 기판 전면에 증착하여 보호막(37)을 형성한다. 포토 리소그래피 법으로 상기 보호막(37)을 패터닝하여 상기 게이트 패드(15) 부분에 게이트 콘택 홀(53)을, 소스 패드(25) 부분에는 소스 콘택 홀(63)을 그리고, 드레인 전극(31) 부분에는 드레인 콘택 홀(73)을 형성한다. 상기 게이트 콘택 홀(53)은 상기 게이트 패드(15) 표면의 일부를, 상기 소스 콘택 홀(63)은 상기 소스 패드(25) 표면의 일부를 그리고, 상기 드레인 콘택 홀(73)은 상기 드레인 전극(31) 표면의 일부를 노출시킨다(제2d도).

그리고, ITO(Indium Tin Oxide)를 기판 전면에 증착하고 패터닝하여, 화소 전극(41), 게이트 패드 연결 단자(57) 그리고, 소스 패드 연결 단자(67)를 형성한다. 화소 전극(41)은 상기 드레인 콘택 홀(73)을 통하여 상기 드레인 전극(31)에 연결되어 있다. 게이트 패드 연결 단자(57)는 상기 게이트 콘택 홀(53)을 통하여 상기 게이트 패드(15)에 연결되어 있다. 소스 패드 연결 단자(67)는 상기 소스 콘택 홀(63)을 통하여 상기 소스 패드(25)에 연결되어 있다(제2e도).

발명이 이루고자하는 기술적 과제

이와 같은 종래의 액정 패널을 제조하는 방법에 의하면, 제3a도에 나타난 바와 같이, 드레인 콘택 홀(73)을 통하여 드레인 전극(31)의 표면이 화소 전극(41)과 접촉하는 구조를 갖게 된다. 그러나, 드레인 콘택 홀(73)을 형성하기 위해 보호막(37)을 식각하는 공정에서 충분한 공정 진행을 하지 않게 되면, 드레인 전극(31)의 표면에 잔여 물질과 같은 오염 물질(81)이 남는 경우가 있다. 이런 경우에 화소 전극(41)과 드레인 전극(31) 사이에 접촉 상태가 양호하지 않게 된다. 한편, 소스 콘택 홀(63) 역시 드레인 콘택 홀(73)을 형성하는 과정에서 같은 방법으로 형성되기 때문에, 제3b도에 나타난 바와 같이, 소스 패드(25)와 소스 패드 연결 단자(67)의 접촉 상태가 양호하지 않게 된다. 특히, 상기 오염 물질(81)로 인하여 접촉 저항이 높아지는 경우가 있는데, 그런 경우 화소 전극(41)에 전달되는 화상 정보의 전압 값에 왜곡이 일어나서 화질이 떨어진다.

발명의 구성 및 작용

우리는 이상 설명한 문제점을 해결하기 위해서 본 발명은 다음과 같은 공정을 포함하는 제조 방법을 제공한다. 제1 금속 물질과 상기 제1 금속 물질을 덮는 절연 물질을 포함하는 장치에 있어서, 상기 제1 금속 물질을 덮는 보호막의 일부를 식각물로 식각하는 공정과, 상기 식각 공정에 의해 상기 보호막에 형성된 콘택 홀을 통하여 노출된 제1 금속 물질을 식각하여 식각 측면이 형성되도록 하는 공정과, 그 위에 상기 제1 금속 물질과 전기적 접촉을 하기 위한 제2 금속 물질을 증착하는 단계를 포함한다. 본 발명에 의하면, 절연 물질과 제1 금속 물질이 같은 형상으로 식각된 콘택 홀이 형성된다. 아울러, 제1 금속 물질은 식각된 측면이 콘택 홀에 의해 노출된다. 그 후에 전기적 접촉을 위한 제2 금속 물질을 증착하게 되면, 상기 제1 금속 물질의 식각 측면과 상기 제2 금속 물질이 서로 접촉한다. 다음 실시예를 통하여 본 발명에 의해 액정 패널을 제조하는 방법을 구체적으로 살펴보고자 한다. 이해를 돕기 위해 액정 패널의 평면도를 나타내는 제4도와, 제4도의 절단선 V-V로 자른 단면으로 제조 공정을 나타내는 제5도를 참조한다.

투명 유리 기판(101)에 알루미늄 혹은 알루미늄 합금을 증착하고, 포토 리소그래피(Photo-Lithography : 사진 식각)법으로 소정의 형상을 갖는 게이트 전극(111), 게이트 배선(113) 그리고 게이트 패드(115)를 형성한다. 상기 게이트 전극(111)은 행렬 배열 방식으로 설계된 화소의 한쪽 구석에 설치된다. 상기 게이트 배선(113)은 상기 행 방향으로 배열된 게이트 전극(111)들을 연결하고 있다. 상기 게이트 패드(115)는 상기 게이트 배선(113)의 끝단에 형성된다(제5a도).

상기 게이트 소자들이(게이트 전극(111), 게이트 배선(113) 그리고 게이트 패드(115)) 형성된 기판 전면에 산화 실리콘이나 질화 실리콘을 증착하여 게이트 절연막(117)을 형성한다. 그리고, 그 위에 순수 아몰퍼스 실리콘과 같은 진성 반도체 물질과 불순물이 첨가된 아몰퍼스 실리콘과 같은 불순물 반도체 물질을 차례로 증착하고, 포토 리소그래피 법으로 패터닝하여 상기 게이트 전극(111) 부분에 반도체층(133)과 불순물 반도체 층(135)을 형성한다(제5b도).

몰리브덴(Mo)이나 탄탈(Ta) 혹은 몰리브덴 합금이나 탄탈 합금과 같은 금속 물질을 증착하고 패터닝하여, 상기 불순물 반도체 층(135)을 사이에 두고 상기 반도체 층(133)의 한쪽 부분에 접촉하는 소스 전극(121)을 형성한다. 그리고, 상기 게이트 전극(111)을 기준으로 소스 전극(121)과 대향하며 상기 불순물 반도체 층(135)을 사이에 두고 상기 반도체 층(133)의 다른 쪽 부분에 접촉하는 드레인 전극(131)을 형성한다. 여기서, 불순물 반도체 층(135)과 소스 전극(121) 그리고, 드레인 전극(131)은 오믹 접촉을 이루고 있다. 그런데, 소스 전극(121)과 드레인 전극(131) 사이에 불순물 반도체 층(135)이 연속되어 있다면, 소스 전극(121)과 드레인 전극(131)은 항상 도통된 상태로 되어 스위치 구실을 할 수 없게 된다. 그러므로, 소스 전극(121)과 드레인 전극(131) 사이에 있는 불순물 반도체 층(135)을 식각 법으로 제거한다. 또한, 상기 열 배열 방향으로 나열한 소스 전극(121)들을 연결하는 소스 배선(123)을 형성한다. 상기 소스 배선(123)들을 상기 게이트 배선(113)과 거의 직교하고 있다. 그리고, 소스 배선(123)의 끝 부분에는 소스 패드(125)를 형성 한다(제5c도).

산화 실리콘(SiO_x)이나 질화 실리콘(Si_xO_y) 등과 같은 절연 물질을 기판 전면에 증착하여 보호막(137)을 형성한다. 포토 리소그래피 법으로 상기 보호막(137)을 패터닝하여, 소스 패드(125) 부분에는 소스 콘택 홀(163)을 그리고, 드레인 전극(131) 부분에는 드레인 콘택 홀(173)을 형성한다. 이 때, 상기 소스 콘택 홀(163)과 드레인 콘택 홀(173)에 드러나는 몰리브덴이나 탄탈과 같은 금속의 표면은 산화 실리콘이나 질화 실리콘을 식각할 때 사용하는 식각물에 쉽게 식각된다. 그러므로, 드레인 전극(131)과 소스 패드(125)가 식각되어 식각 측면이 깨끗하게 드러나도록 콘택 홀들을 형성한다. 동시에 게이트 패드(115)의 표면을 덮는 상기 보호막(137)과 상기 게이트 절연막(117)도 함께 식각하여 게이트 패드(115)를 노출시킨다(제5d도).

그리고, ITO(Indium Tin Oxide)를 기판 전면에 증착하고 패터닝하여, 화소 전극(141), 게이트 패드 연결 단자(157) 그리고, 소스 패드 연결 단자(167)를 형성한다. 화소 전극(141)은 상기 드레인 콘택 홀(173)을 통하여 상기 드레인 전극(131)에 연결되어 있다. 게이트 패드 연결 단자(157)는 상기 게이트 콘택 홀(153)을 통하여 상기 게이트 패드(115)에 연결되어 있다. 소스 패드 연결 단자(167)는 상기 소스 콘택 홀(163)을 통하여 상기 소스 패드에 연결되어 있다. 이때, 드레인 콘택 홀(173)을 통하여 상기 화소 전극(141)은 상기 드레인 전극(131)의 식각 측면과

연결된다. 또한, 소스 콘택 홀(163)을 통하여 상기 소스 패드 연결 단자(167)는 상기 소스 패드(125)의 식각 측면과 연결된다.(제5e도).

본 발명에 의한 액정 표시 장치에서는 제6a도에 나타난 바와 같이, 드레인 전극(131)의 식각 측면이 화소 전극(141)과 접촉하게 된다. 드레인 전극(161)의 식각 측면은 식각 과정을 통해 깨끗하게 형성되기 때문에 종래 기술에서 표면에 남게 되는 오염 물질을 거의 전혀 갖지 않는다. 따라서, 드레인 전극(131)과 화소 전극(141)의 접촉 상태는 매우 양호하게 된다. 물론, 소스 패드(125) 역시 식각된 측면이 소스 패드 연결 단자(167)와 접촉을 이루게 되어 소스 패드(125)와 소스 패드 연결 단자(167)도 양호한 접촉 상태를 갖는다(제6b도).

한편, 드레인 콘택 홀(173)과 소스 콘택 홀(163)을 형성되는 부분은 보호막(137), 소스 금속(드레인 전극(131) 혹은 소스 패드(125))이 적층되어 있고, 게이트 콘택 홀(153)이 형성되는 부분에는 보호막(137)과 게이트 절연막(117) 그리고 게이트 패드(115)가 적층되어 있다. 보호막(137)과 게이트 절연막(137)은 비슷한 물질로 식각 속도 비율이 비슷할 것이다. 다만, 소스 금속 물질과의 식각 비율을 다소 차이가 날 수 있다. 그러므로, 사용하는 식각 물이 보호막(137)과 소스 금속 그리고 게이트 절연막(117)을 모두 비슷한 비율로 식각하는 물질을 사용하여, 드레인 콘택 홀(173)과 소스 콘택 홀(163) 그리고 게이트 콘택 홀(153)을 동시에 형성 하도록 한다. 만일, 게이트 절연막(117) 보다 소스 금속의 식각 속도가 조금 느리다면, 게이트 패드(115)의 표면이 약간 식각될 것이다. 만일, 게이트 절연막(117)보다 소스 금속의 식각 속도가 조금 빠르다면, 게이트 패드(115)가 노출 될 수 있도록 식각 시간을 오래하여야 할 것이다. 그렇다면, 소스 패드(125) 밑에 있는 게이트 절연막(117)이 약간 더 식각된 형태를 가질 수 있다. 이 두 경우에 있어서, 게이트 패드(115)와 게이트 패드 연결 단자(157)와의 접촉 상태를 고려한다면, 식각 시간을 적절히 조절하여, 제6c도에 나타난 것과 같이, 게이트 패드(115)의 표면이 약간 식각되도록 하는 것이 가장 바람직 할 것이다.

발명의 효과

본 발명은 액정 표시 장치를 제조하는데 있어서, 드레인 전극 및 소스 패드를 화소 전극 및 소스 패드 연결 단자와 전기적 접촉을 하는데 양호한 접촉 상태를 제공하는 방법에 관련된 것이다. 본 발명에서는 콘택 홀을 형성하여 드레인 전극을 노출시키는데 있어서, 드레인 전극을 덮는 보호막만 식각하여 드레인 전극의 표면을 노출시키는 것이 아니라, 드레인 전극까지 함께 식각하여 드레인 전극의 식각 측면이 노출 되도록 하였다. 따라서, 종래 기술에서 드레인 전극 표면에 남게되는 잔여 물질이나 오염 물질들이 형성되지 않으므로, 화소 전극과 드레인 전극 사이의 전기 접촉이 매우 양호하게 이루어진다. 즉, 오염 물질이 두 전극 사이에 존재하여 발생하는 접촉 저항이 높아지는 문제점이 발생하지 않는다. 따라서, 종래 기술에서 접촉 저항이 높아짐에 의해 발생하는 화면에 얼룩무늬가 생기거나, 화질이 나빠지는 문제점을 개선할 수 있었다.

또한 본 발명에서는 보호막과 드레인 전극을 식각하는 공정을 한번에 수행하기 위해 보호막 식각물에 쉽게 식각되는 물질인 탄탈, 몰리브덴 등을 사용하게된다. 이 경우 종래에 사용하던 크롬 보다 전기 전도 저항이 낮기 때문에 게이트와 소스/드레인을 갖은 물질로 사용할 수 있게 된다. 따라서, 액정 패널 제조 공정 전체에서 사용하는 물질의 수가 단순하게 되어 제조 공정 자체에서 생산성이 향상되는 부수적인 효과도 기대할 수 있다.

(57)청구의 범위

청구항1

기판 위에 제 1 금속을 포함하는 게이트 전극을 형성하는 단계와 ;

상기 게이트 전극이 형성된 기판 위에 제 1 절연 물질로서 게이트 절연막을 형성하는 단계와 ;

상기 게이트 절연막 위의 상기 게이트 전극이 형성된 부분에 반도체 물질로 반도체 층을 형성하는 단계와 ;

제 2 금속 물질로 상기 반도체 층의 한쪽 부분에 접촉하는 소스 전극과, 상기 소스 전극에 대항하며 상기 반도체 층의 다른 부분에 접촉하는 드레인 전극을 형성하는 단계와 ;

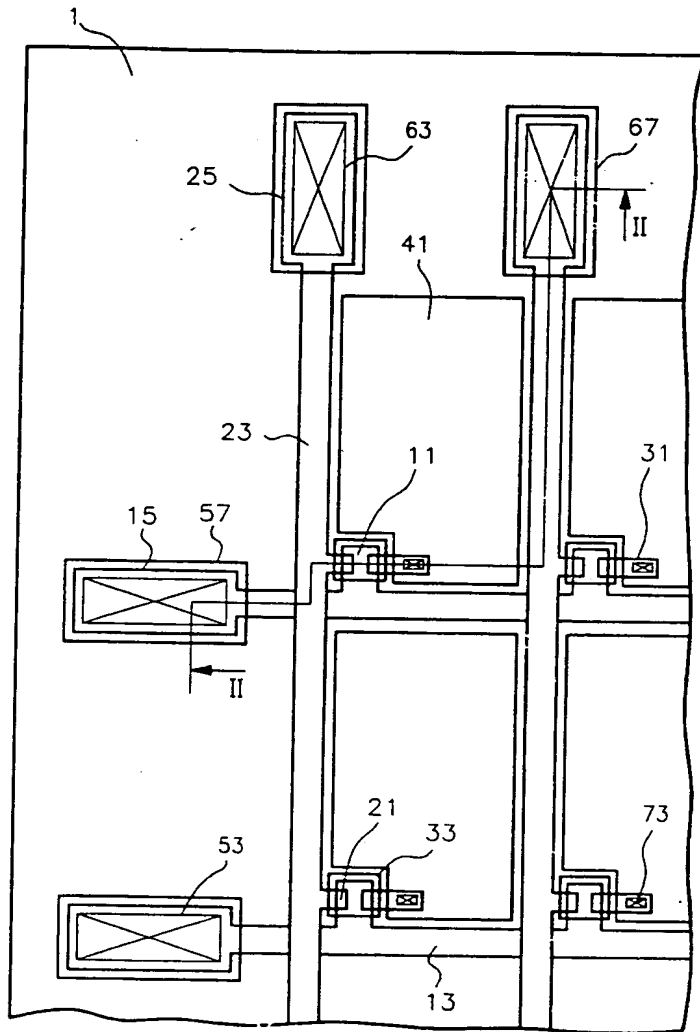
상기 소스 전극 등이 형성된 기판 위에 제 2 절연 물질로 보호막을 형성하는 단계와 ;

상기 보호막과 상기 드레인 전극의 일부를 패터닝하여 상기 드레인 전극의 측면이 나타나는 드레인 콘택 홀을 형성하는 단계와 ;

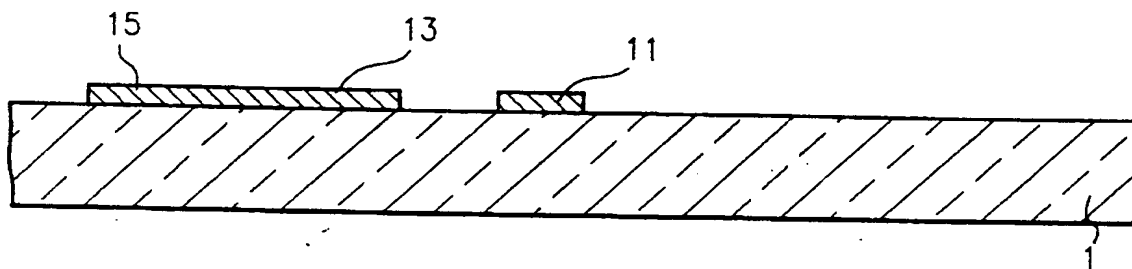
상기 보호막 위에 도전 물질로 상기 드레인 콘택 홀을 통하여 상기 드레인 전극의 식각 측면과 접촉하는 화소 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치 제조 방법.

청구항2

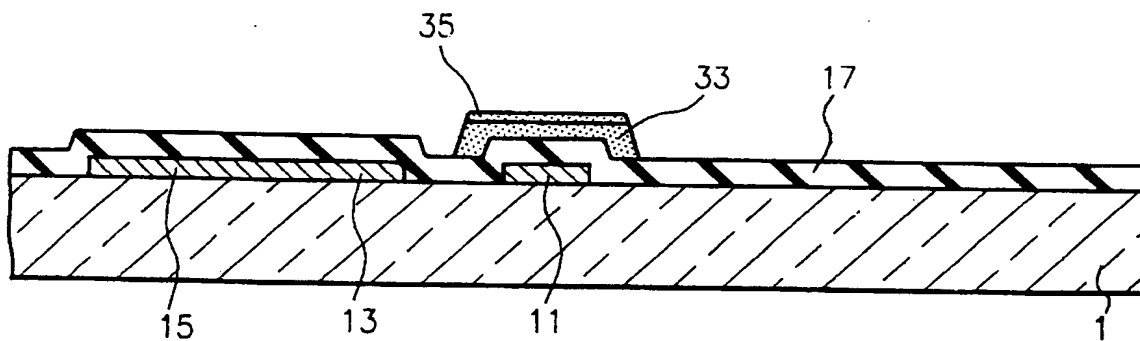
제 1 항에 있어서, 상기 제 1 금속 물질로 상기 게이트 전극을 형성하는 단계에서, 상기 게이트 전극을 연결하는 게이트 배선과 상기 게이트 배선의 끝 부분에 연결된 게이트 패드를 더 형성하고 ;



도면2a

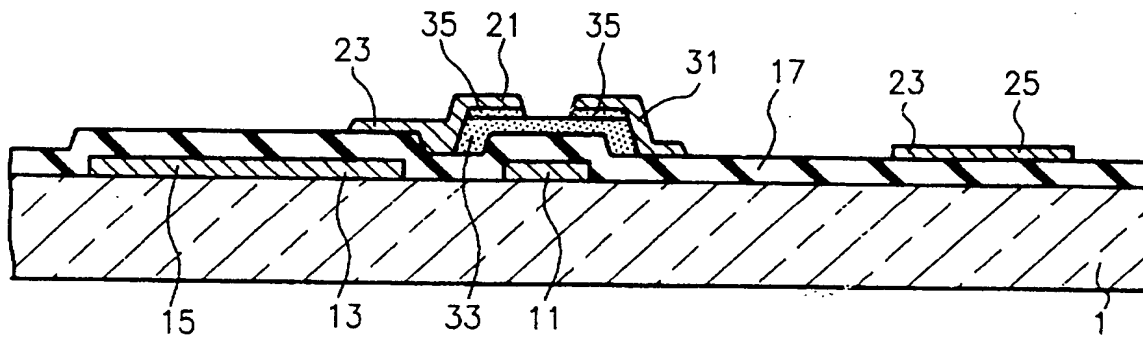


도면2b

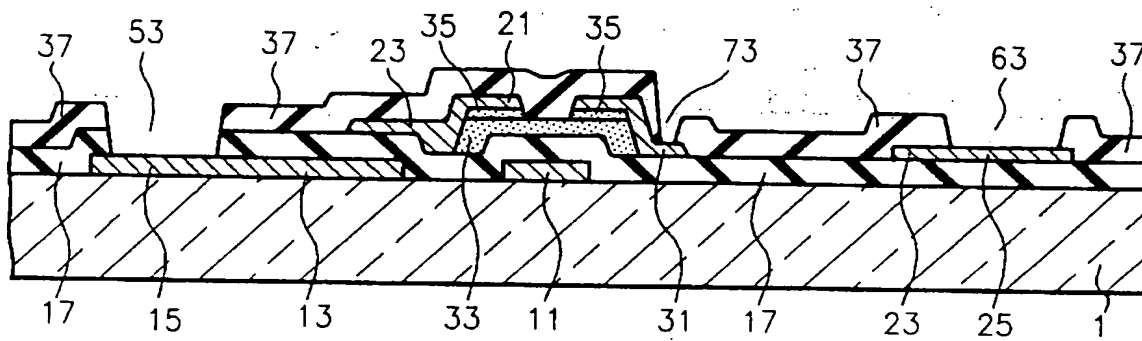


BEST AVAILABLE COPY

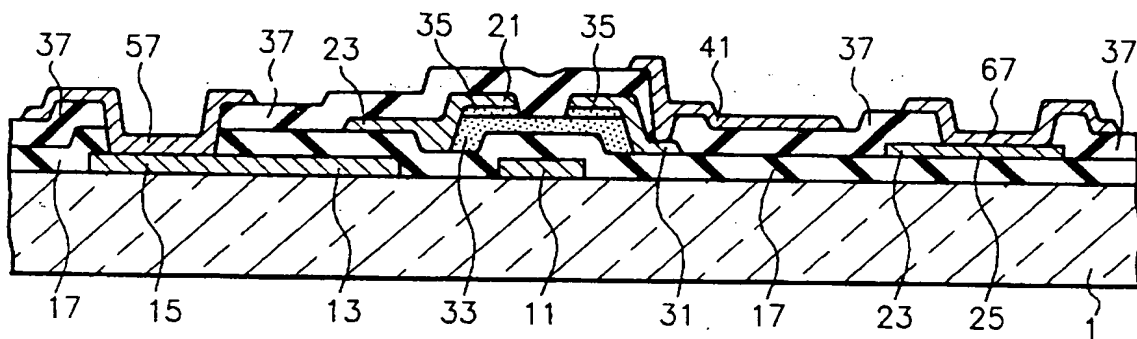
도면2c



도면2d

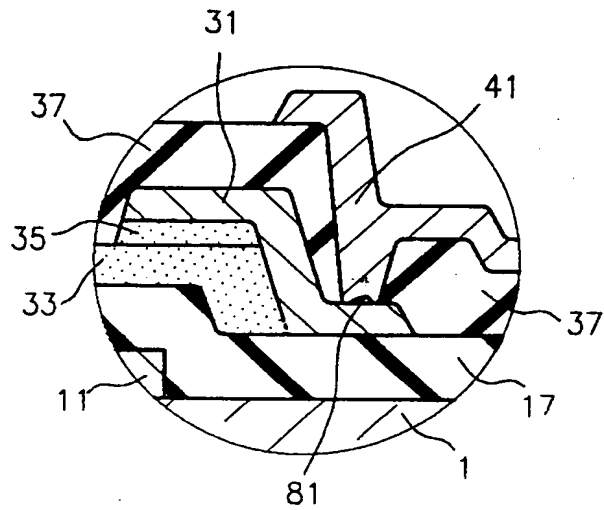


도면2e

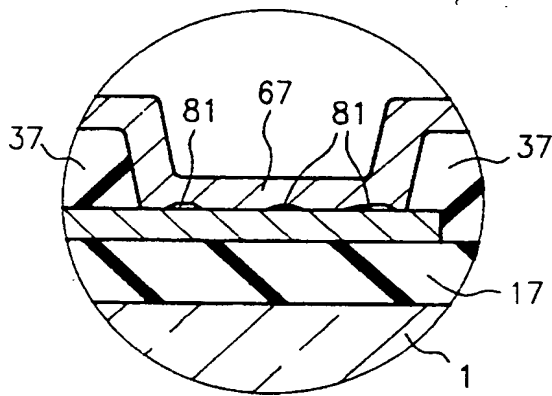


도면3a

BEST AVAILABLE COPY



도면3b



도면4

BEST AVAILABLE COPY